

METHOD FOR CLEANING PLASMA OF CHAMBER

3

特許公報番号 KR20030002465
公報発行日 2003-01-09
発明者: CHOI CHEOL HWAN (KR); KIM YONG GAP (KR); LIM JEON SIK (KR)
出願人 SAMSUNG ELECTRONICS CO LTD (KR)
分類:
一国際: H01L21/205; H01L21/02; (IPC1-7): H01L21/205
一欧州:
出願番号 KR20010038082 20010629
優先権主張番号: KR20010038082 20010629

ここにデータエラーを報告してください

要約 KR20030002465

PURPOSE: A method for cleaning plasma of a chamber is provided to reduce a processing time by setting up a ratio of WF6/DCS gas as 7/180, a time for forming processing atmosphere of a chamber as 240 seconds, and a time for cleaning the chamber as 900 seconds. CONSTITUTION: A cleaning recipe includes 20 steps(P/D, NF3, RF1, RF2, P/D, AR, P/D, AR, P/D, AR, P/D, AR, P/D, COAT1, COAT2, P/D, AR, P/D, AR, and P/D) performed between the first pump-down operation and the next pump-down operation. Each step has 15 operating conditions(Hivac Seq, Time, Pressure, MFC1 AR, MFC2 SiH4, MFC3 DCS, MFC4 AR, MFC5 AR, MFC6 WF6, MFC7 SP, ACE, MFC8 NF3, LF RF Power, HF RF Power, Vent Bits, and Ramp Bits) between Hivac Seq for forming a high vacuum state of the inside of a chamber and Ramp Bits for heating the inside of the chamber. The RF1 and the RF2 perform a chamber cleaning process. The P/D removes the remaining gas from the inside of the chamber. The AR is an Ar purge process. The COAT1 and COAT2 perform processing atmosphere after the chamber cleaning process is performed.

esp@cenet データベースから供給されたデータ - Worldwide

2008年 6月 4日 17時04分

ITOH INTERNATIONAL PATENT OFFICE

NO. 1744, 2003-P. 5
공7, 2003-0002465

(3)

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. 7
H01L 21/205

(11) 공개번호 2003- 0002465
(43) 공개일자 2003년01월09일

(21) 출원번호 10- 2001- 0038082
(22) 출원일자 2001년06월29일

(71) 출원인 삼성전자 주식회사
경기 수원시 팔달구 매판3동 416번지

(72) 발명자 최철환
서울특별시 강서구 화곡7동 371번지 55호 4동 4반
김용갑
경기도 수원시 권선구 금곡동 LG빌리지 아파트 520번지 407동 1201호
임전식
경기도 화성군 태안읍 병점리 남수원 두산아파트 108동 1103호

(74) 대리인 임창현
권혁수

심사청구 : 없음

(54) 챔버 플라즈마 폴리닝 방법

요약

WF6/DCS 가스 비율을 증가하여 공정 시간을 단축하는 챔버 폴리닝 방법이 제시된다.

대표도

도 2

명세서

도면의 간단한 설명

도 1은 종래기술에 따른 챔버 내 플라즈마 폴리닝 공정 조건을 보여주는 레서피;

도 2는 본 발명의 바람직한 실시예에 따른 챔버 내 플라즈마 폴리닝 공정 조건을 보여주는 레서피; 그리고

도 3a, 3b 및 3c는 도 2의 COAT 1을 180/7 30°으로 고정시 COAT 2를 각각 180/13 180°, 180/13 240° 및 180/13 300°로 설정한 경우의 각 설정 시간에서의 라인의 면적함을 보여주는 도면이다.

• 도면의 주요 부분에 대한 부호의 설명

20: 챔버 내 폴리닝 시간 22: 챔버 내 공정 분위기 조성 시간

24: 디클로로실렌 가스랑 26: 헥사诌스텐플로라이드 가스랑

28: 챔버 내 압력

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 제조 공정에 관한 것으로, 특히 챔버 내의 플라즈마 폴리닝 레서피 방법에 관한 것이다.

반도체 장치는 고집적화되고 고속화되고 있다. 따라서, 반도체 장치 내에 배선되는 라인들의 저항을 줄이는 문제는 침의 성능을 향상시키는 중요한 요인 중의 하나이다. 현재, 디램에서 웨드라인 및 비트라인은 SiH₄ WSix(MS WSix) 재질을 사용하여 형성된다. 상기 재질은 상기한 침의 성능을 향상시키기 위한 정도의 낮은 저항치를 가지고 있지 못하다. 이러한 이유로, 상기한 침의 성능에 부응할 수 있는 보다 낮은 저항치를 갖는 새로운 배선용 재질이 요구된다. 디클로로실렌(Dichloro Silane, 이하 "DCS"이라 한다) WSix는 상기한 요구를 충족시킬 수 있는 웨드라인 및 비트라인용 배선 재료이다. 상기 디클로로 실렌은 SiH₄ WSix에 비하여 웨드라인으로 사용될 시 10% 이상, 비트라인으로 사용될 시 20% 이상의 저항치를 낮출 수 있는 효과가 있다.

상기 디클로로 실렌 WSix는 매입식 진공 설비를 이용한 저압 화학 기상 증착법(LPCVD)을 통해 웨이퍼상에 증착된다. 이러한 증착 공정에서, 챔버 내에는 웨이퍼의 증착 공정에서 발생되는 막질과 동일한 막질이 누적된다. 이와 같이 누적된 막질은 챔버 내부의 진공률을 떨어뜨리는 입자들로 작용하고, 또, 이러한 불순물들의 근원이 되고 있다.

따라서, 웨이퍼 100 매를 증착할 때마다 챔버 플라즈마 클린(Chamber Plasma Clean)을 행한다. 도 1은 챔버 플라즈마 클린을 행하기 위한 종래의 공정 조건들을 보여주는 레서피(Recipe)이다. 도 1을 참조하여, 종래의 레서피는 스테이블(Stable)에서 펌프 다운(P/D) 까지 18 단계들(Stable, RF1, RF2, P/D, Ar, Ar, P/D, coat1, coat2, P/D, Ar, P/D, Ar, P/D, Ar, P/D, Ar 및 P/D)로 구성된다. 상기 단계들 각각은 챔버 내부를 고진공 상태로 만들어주는 Hivac Seq에서 챔버 내부의 온도를 올려주는 Ramp Bits까지 15 개의 등작 조건들(Hivac Seq, Time, Pressure, MFC 1 A R, MFC 2 SiH₄, MFC 3 DCS, MFC 4 AR, MFC 5 AR, MFC 6 WF6, MFC 7 SPACE, MFC 8 NF3, LF RF Power, HF RF Power, Vent Bits 및 Ramp Bits)을 갖는다. 상기 단계들 중 RF1, RF2는 챔버 폴리닝을 행한다. 상기 단계들 중 P/D는 챔버 내부에 잔존하는 가스를 제거하여 챔버 내부를 진공 상태로 만드는 단계이다. 상기 단계들 중 Ar은 아르곤 퍼지 단계이다. 그리고, 상기 단계들 중 coat1, coat2는 챔버 폴리닝 후 챔버 내부의 공정 분위기를 조성하기 위한 단계이다. 계속해서, 상기 단계들 각각이 가지는 등작 상태들을 살펴본다. 전술한 바와 같이, Hivac Seq는 챔버 내부의 고진공 상태를 만들어준다. Time은 상기한 단계들 각각이 가질 수 있는 설정 시간으로 단위는 sec이다. 상기 Pressure는 챔버 내부의 압력을 나타낸다. MFC 1 AR에서 MFC는 매스 프로 컨트롤로, 유량 제어기풀 AR은 아트瑰 가스를 각각 나타낸다. MFC 2 SiH₄는 싸일렌(모노 실렌) 가스를 나타낸다. MFC 3 DCS는 전술한 바와 같이 디클로로실렌으로 SiH₂Cl₂이다. MFC 4 AR, MFC 5 AR은 전술한 바와 같다. MFC 6 WF6은 헥사诌스텐 플로라이드이다. MFC 7 SPARE는 기타 가스들을 의미한다. MFC 8 NF3는 3 불화 질소를 나타낸다. LF RF Power는 로우 주파수 레디오 주파수 전력이다. HF RF Power는 하이 주파수 레디오 주파수 전력이다. Vent Bits는 챔버 내의 가스 배출 공정이다. 그리고 Ramp Bits는 전술한 바와 같이 챔버 내부의 온도를 올리기 위한 공정이다.

다시 도 1을 참조하여, 종래의 챔버 폴리닝 레서피는 총 5690 sec로 설정되어 있다. 대부분의 시간은 챔버 클리닝 단

계들(RF1, RF2)과 챔버 클리닝 후 챔버 공정 분위기 조성 단계들(coat1, coat2)에서 소비된다. 도시된 바와 같이, RF1과 RF2는 각각 990sec를 소비한다. coat1과 coat2는 각각 900sec, 600sec를 소비한다. RF2 단계에서, 압력은 300이다. 또한, coat1, coat2 단계에서 디클로로실렌 가스(MFC 3 DCS)는 각각 180이고 헥사 멍스텐 플로라이드 가스(MFC 6 WF6)는 각각 1.8, 13로 설정되어 있다. 다시 도 1을 참조하여, 종래의 챔버 클리닝 레서피는 웨이퍼 100 매를 증착할 때마다 챔버를 클리닝하는 공정 조건으로, 레서피 시간이 총 5690 초로 전체적인 공정 시간이 너무 길다. 좀 더 구체적으로 살펴보면, coat1, coat2 단계에서 WF6/DCS의 비율이 각각 1.8/180, 13/180으로 너무 낮다. 이것은 코팅을 위한 시간을 증가시키는 원인이 된다. 전술한 바와 같이, 전체 레서피 시간 중 1500 초가 상기의 코팅 작업에 소요되고 있다. 통상, 코팅 시 WF6/DCS 비율이 낮을수록 증착률은 떨어지거나 챔버 내에 흡착률은 더 좋아지기 때문에 불순물 입자가 될 가능성은 낮아진다. 하지만, 증착률이 낮아지는 관계로 증착을 위한 시간을 증가시켜야 하는 문제가 있다. 계속해서, 코팅 시간이 길어지는 관계로 챔버 클리닝 단계(RF1, RF2)에 소요되는 시간 또한 증가한다 종래의 레서피에서 상기 시간은 1980 초로 설정된다. 또한, RF 클리닝 후 싸이클 퍼지(Cycle Purge) 회수가 2회이고 스텝 시간이 너무 길다. 이것은 챔버 플라즈마 클리닝시 챔버 내에 잔류하는 가스를 제거하기 위해 퍼지 회수를 늘려야 하는 문제가 있다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 WF6/DCS 가스 비율을 증가하여 공정 시간을 단축하는 챔버 클리닝 방법을 제공하는 것이다.

발명의 구성 및 작용

(구성)

본 발명에 따르면, WF6/DCS 가스 비율을 7/180으로 하고, 챔버 내의 공정 분위기 조성 시간을 240 초로 설정하며 챔버 클리닝 시간을 900 초로 설정하여 전체적인 레서피를 단축한다.

본 발명의 일 특징에 따르면, 챔버 플라즈마 클리닝 방법은 복수의 단계들을 포함한다. 상기 단계들 중 제 1 코팅 단계에서는 디클로로실렌에 대한 헥스텐 플로라이드 가스 비율을 증가시킨다. 상기 단계들 중 제 2 코팅 단계에서는 챔버의 공정 분위기 조성 시간을 단축한다. 상기 단계들 중 챔버 클리닝 단계의 설정 시간을 단축한다. 상기 챔버 클리닝 단계의 챔버 내부의 압력을 증가시킨다. 상기 가스 비율은 7/180으로 설정한다. 상기 압력은 500Pa로 설정한다. 상기 제 2 코팅 단계의 조성 시간은 180 내지 300 초로 설정한다. 그리고 상기 챔버 클리닝 단계의 설정 시간은 600 초로 한다.

(작용)

이러한 방법에 의하면, 챔버 내의 플라즈마 클리닝 시간을 크게 단축할 수 있다.

(실시예)

이하 첨부도면을 참조하여 본 발명을 구체적으로 설명한다.

전술한 바와 같이, 본 발명에 따른 챔버 플라즈마 클리닝 레서피 방법은 coat1의 WF6/DCS 비율을 7/180로 웨이퍼 증착 단계의 비율과 비슷하게 조절하고, coat2의 셋팅 시간을 240 초로 줄인다. 또한, RF2의 셋팅 시간을 600 초로 하여 전체적인 레서피 시간을 최적화 한다. 결국, 본 발명에 따른 전체적인 레서피 시간이 1715 초로 감소한다.

도 2는 본 발명의 바람직한 실시예에 따른 챔버 플라즈마 폴리닝 레서피를 보여주는 테이블이다. 도 2를 참조하여, 본 발명의 레서피는 펌프 다운(P/D)에서 펌프 다운(P/D)까지 20 단계들(P/D, NF3, RF1, RF2, P/D, AR, P/D, AR, P/D, AR, P/D, AR, P/D, COAT1, COAT2, P/D, AR, P/D, AR 및 P/D)로 구성된다. 상기 단계들 각각은 챔버 내부를 고진공 상태로 만들어주는 Hivac Seq에서 챔버 내부의 온도를 올려주는 Ramp Bits까지 15 개의 등작 조건들(Hivac Seq, Time, Pressure, MFC 1 AR, MFC 2 SIH4, MFC 3 DCS, MFC 4 AR, MFC 5 AR, MFC 6 WF6, MFC 7 SP ACE, MFC 8 NF3, LF RF Power, HF RF Power, Vent Bits 및 Ramp Bits)을 갖는다. 상기 단계들 중 RF1, RF2는 전술한 바와 같이 챔버 폴리닝을 행한다. 상기 단계들 중 P/D는 챔버 내부에 잔존하는 가스를 제거하여 챔버 내부를 진공 상태로 만드는 단계이다. 상기 단계들 중 AR은 아르곤 퍼지 단계이다. 그리고, 상기 단계들 중 COAT1, COAT2는 챔버 폴리닝 후 챔버 내부의 공정 분위기를 조성하기 위한 단계이다. 계속해서, 상기 단계들 각각이 가지는 등작 상태들을 살펴본다. 전술한 바와 같이, Hivac Seq는 챔버 내부의 고진공 상태를 만들어준다. Time은 상기한 단계들 각각이 가질 수 있는 설정 시간으로 단위는 sec이다. 상기 Pressure는 챔버 내부의 압력을 나타낸다. MFC 1 AR에서 MFC는 매스 프로 컨트롤로, 유량 제어기를 AR은 아르곤 가스를 각각 나타낸다. MFC 2 SIH4는 싸일렌(모노 실렌) 가스를 나타낸다. MFC 3 DCS는 전술한 바와 같이 디클로로실렌으로 SiH_2Cl_2 이다. MFC 4 AR, MFC 5 AR은 전술한 바와 같다. MFC 6 WF6은 헥사텅스텐 폴보라이드이다. MFC 7 SPARE는 기타 가스들을 의미한다. MFC 8 NF3는 3 불화 질소를 나타낸다. LF RF Power는 로우 주파수 레디오 주파수 전력이다. HF RF Power는 하이 주파수 레디오 주파수 전력이다. Vent Bits는 챔버内外 가스 배출 공정이다. 그리고 Ramp Bits는 전술한 바와 같이 챔버 내부의 온도를 올리기 위한 공정이다.

다시 도 2를 참조하여, 본 발명의 챔버 폴리닝 레서피는 총 2015 sec로 설정되어 있다. 대부분의 시간은 챔버 폴리닝 단계들(RF1, RF2)과 챔버 폴리닝 후 챔버 공정 분위기 조성 단계들(COAT1, COAT2)에서 소비된다. 도시된 바와 같이, RF1과 RF2는 각각 300sec, 600sec(20)를 소비한다. COAT1과 COAT2는 각각 30sec, 240sec(22)를 소비한다. RF2 단계에서, 압력은 500(28)이다. 또한, COAT1, COAT2 단계에서 디클로로실렌 가스(MFC 3 DCS)는 각각 180(24)이고 헥사텅스텐 폴보라이드 가스(MFC 6 WF6)는 각각 7, 13(26)로 설정되어 있다. 다시 도 2를 참조하여, 본 발명의 챔버 폴리닝 레서피는 웨이퍼 100 매를 증착할 때마다 챔버를 폴리닝하는 공정 조건으로, 레서피 시간이 총 2015sec로 전체적인 공정 시간을 종래에 비하여 크게 개선하였다. 좀 더 구체적으로 살펴보면, COAT1, COAT2 단계에서 WF6/DCS의 비율이 각각 7/180, 13/180으로 COAT1의 비율을 종래에 비하여 크게 개선하였다. 이것은 코팅을 위한 셋팅 시간을 줄일 수 있음을 의미한다. 전술한 바와 같이, 전체 레서피 시간 중 270sec가 상기의 코팅 작업에 소요되고 있다. 통상, 코팅시 WF6/DCS 비율이 높을수록 증착률은 좋아지나 챔버 내에 증착률은 더 나빠질 수 있기 때문에 불순물 입자가 될 가능성은 높아진다. 하지만, 증착률이 좋아지는 관계로 증착을 위한 시간을 감소시켜도 별다른 영향을 없다. 계속해서, 코팅 시간이 줄어드는 관계로 챔버 폴리닝 단계(RF1, RF2)에 소요되는 시간 또한 감소한다. 본 발명의 레서피에서 상기 시간은 900sec로 설정된다. 또한, RF 폴리닝 후 싸이클 퍼지(Cycle Purge) 회수를 4회로 늘리고, 스텝 시간을 단축한다. 다시 도 2를 참조하여, 본 발명에서는 RF2 단계에서 챔버의 압력을 500으로 설정한다. 이것은 종래의 그것과 비교하여 보다 크게 설정하였다.

결국, 본 발명에서는 종래에 비하여 COAT1의 WF6/DCS 비율을 7/180으로 증가시켰다. 즉 가스 비율을 증가시켰다. 이에 따라 COAT2의 설정 시간을 종래의 600sec 보다 작은 240sec로 설정 가능했다. 또한, 본 발명에서는 RF2의 설정 시간도 600sec로 종래보다 크게 감소시켰다. 더 나아가 본 발명은 RF2의 압력을 기존의 300에서 500으로 증가시켰다. 이것은 펌프 다운(P/D), 아르곤 퍼지 단계에서 소요되는 시간을 종래에 비해 크게 감소시킬 수 있는 요인이 되었다. 결국, 본 발명에서는 전체 레서피를 2015sec로 설정할 수 있었고, 이것은 종래에 비해 50% 이상의 공정 시간을 단축하는 효과를 얻을 수 있다.

도 3a, 3b 및 3c들은 COAT1의 가스 비율을 7/180으로 고정하고, COAT2의 설정 시간에 따른 면적률들을 보여주는 것으로, 코팅 타임 스플릿 테스트 결과이다. 즉, COAT2의 설정 시간을 얼마로 잡을 것인가에 대한 실험 데이터이다. 상기도 3a, 3b 및 3c들 각각의 세로는 면적률(RS)을 나타낸다. 이것은 단위 면적당 라인인 갖는 저항치라 할 수 있다. 도 3a는 COAT2의 가스 비율이 180/13일때 설정 시간을 180sec로 한 경우이다. 도 3b는 COAT2의 가스 비율이 18

0/13일때 설정 시간을 240sec로 한 경우이다. 그리고, 도 3c는 COAT 2의 가스 비율이 180/13일때 설정 시간을 300 sec로 한 경우이다. 테스트 결과, 면적항(RS)에 대한 전압 강하는 상호간에 유의차가 없다. RF 클리닝 전후 COAT 2의 설정 시간이 180, 240 그리고 300인 경우에 불순물 입자의 개수는 각각 (+ 14 + 58), (+ 4 + 9), (+ 18 + 2)로 설정 시간이 240sec 이상에서 유의차가 없음을 알 수 있었다.

발명의 효과

이상에서 살펴본 바와 같이, 본 발명을 반도체 제조 공정에 적용하면, 챔버 내의 플라즈마 클리닝 작업을 단축할 수 있다. 따라서, 전체적인 작업 효율을 극대화시키는 이점이 있다.

(57) 청구의 범위

청구항 1.

복수의 단계들로 이루어지는 챔버 플라즈마 클리닝 방법에 있어서,

상기 단계들 중 제 1 코팅 단계에 사용되는 디클로로실벤에 대한 평스텐 플로라이드 가스 비율을 증가시키고;

상기 단계들 중 제 2 코팅 단계의 설정 시간을 단축하고;

상기 단계들 중 챔버 클리닝 단계의 설정 시간을 단축하고; 그리고

상기 챔버 클리닝 단계와 챔버 내부의 압력을 증가시키는 단계들을 포함하는 챔버 플라즈마 클리닝 방법.

청구항 2.

제 1 항에 있어서,

상기 가스 비율은 7/180인 것을 특징으로 하는 챔버 플라즈마 클리닝 방법.

청구항 3.

제 1 항에 있어서,

상기 제 2 코팅 단계의 설정 시간은 180 내지 300 초의 범위로 하는 것을 특징으로 하는 챔버 플라즈마 클리닝 방법.

청구항 4.

제 1 항에 있어서,

상기 압력은 500Pa인 것을 특징으로 하는 챔버 플라즈마 클리닝 방법.

2008年 6月 4日 17時06分

ITOH INTERNATIONAL PATENT OFFICE

NO. 17442003 P. 102465

記入

H 1

STEP	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
Step Name	SubP1	P1	P2	P3	Ar	Ar	P/D	post	seal	P/D	Ar	P/D	Ar	P/D	Ar	P/D	Ar	P/D
Alvac Seq	1	1	1	1	0	1	1	1	0	1	0	1	0	1	0	0	1	1
Time	10	180	220	150	200	100	150	200	200	150	250	150	250	150	250	150	100	150
Pressure	300	300	300	0	1200	400	0	1200	1200	0	1200	0	1200	0	1200	0	600	0
MFC 1 MR	0	0	0	0	100	100	0	100	100	0	100	0	100	0	100	0	100	0
MFC 2 SH4	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MFC 3 DCS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MFC 4 MR	0	0	0	0	400	400	0	0	500	0	400	0	400	0	400	0	400	0
MFC 5 MR	0	0	0	0	400	400	0	500	500	0	400	0	400	0	400	0	400	0
MFC 6 MR	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MFC 7 SME	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MFC 8 MFS	250	250	250	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
LF RF Power	0	250	250	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
HF RF Power	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Vent Bits	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Read Bits	256	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

2008年 6月 4日 17時06分

ITOH INTERNATIONAL PATENT OFFICE

NO. 1744200 P. 11 2465

印紙 2

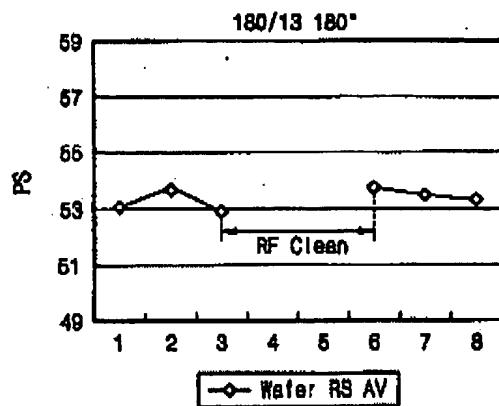
STEP	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	19
Name	P/D	RF3	BF1	RF2	P/D	AR	P/D	AR	P/D	AR	P/D	AR	P/D	particular	P/D	Ar	P/D	AR	P/D	
Micc	1	1	1	1	1	1	1	1	1	1	1	1	0	0	0	1	1	1	1	
Time	20	5	300	600	30	30	30	30	30	30	30	30	30	30	30	30	30	30	30	
Pressure	0	300	300	300	0	300	0	300	0	300	0	300	0	1200	1200	0	0	0	300	0
MFC 1 AR	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MFC 2 SH4	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MFC 3 DCS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MFC 4 AR	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MFC 5 AR	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MFC 6 FB	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MFC 7 SPHE	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MFC 8 AR3	0	250	250	250	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Step	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
IF RF Power	0	0	250	250	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
IF RF Power	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Tolerance	1	1	1	-1	1	-1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
Unit Bits	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

2008年 6月 4日 17時06分

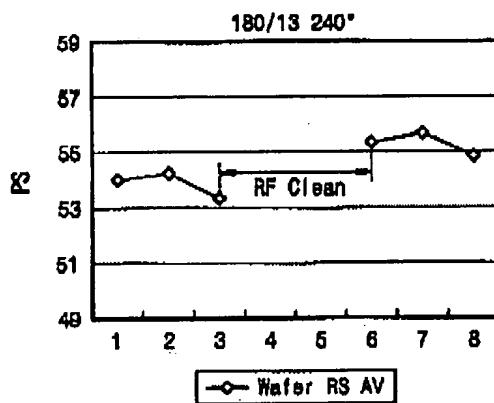
ITOH INTERNATIONAL PATENT OFFICE

卷 NO. 1744 P. 12
2005-002465

도면 33



도면 3b



2008年 6月 4日 17時07分

ITOH INTERNATIONAL PATENT OFFICE

공고번호: NO. 1744_2008_P. 13_02465

도면 3c

